

Berichte aus der Halbleitertechnik

Oliver Hellmund

**Grundlagenentwicklung
einer Trench-MOS-Technologie auf
hexagonalem Siliziumkarbid**

D 82 (Diss. RWTH Aachen)

**Shaker Verlag
Aachen 2003**

Inhaltsverzeichnis

Abstract	IV
Überblick	V
1 Einleitung	1
2 Grundlagen	5
2.1 Das Substratmaterial Siliziumkarbid	5
2.1.1 SiC-Polytypen	6
2.1.2 Materialeigenschaften	8
2.1.2.1 Bandabstand	8
2.1.2.2 Durchbruchfeldstärke	9
2.1.2.3 Thermische Leitfähigkeit.....	10
2.1.2.4 Sättigungsdriftgeschwindigkeit der Elektronen.....	10
2.1.2.5 Hall-Beweglichkeit.....	10
2.1.2.6 Güteziffern für Substrat-Eigenschaften – Figures-of-Merit.....	11
2.1.3 Defekte in Grundmaterial und Epitaxie	13
2.2 MOS-System auf SiC	16
2.3 MOS-Feldeffekttransistoren	18
2.3.1 Isolier- und Sperrschicht-Feldeffekttransistoren	18
2.3.2 Laterale MOSFETs	19
2.3.3 Vertikale Leistungs-MOSFETs	22
3 Dimensionierung von Trench-MOS-Strukturen	27
3.1 Trench-MOS-Kapazitäten	27
3.2 Trench-MOS-Feldeffekttransistoren.....	29
3.2.1 Laterale Dimensionierung	29
3.2.1.1 Gate-Weite und Grabenbreite	30
3.2.1.2 Justiertoleranz	31
3.2.1.3 Optimierung der Gate-Weite quadratischer Strukturen	31
3.2.2 Vertikale Dimensionierung.....	34
3.2.2.1 Schwellenspannung.....	34
3.2.2.2 Driftzone	36
3.2.2.3 Kanalgebiet	37
3.2.2.4 Kanalbeweglichkeit	37
3.2.2.5 Ausdehnung der Raumladungszone.....	37
3.2.3 Spezifischer Einschaltwiderstand	39
3.2.4 Randabschluss	41
4 Entwicklung von Charakterisierungsmethoden	43
4.1 Oxidprofilmessungen	43

4.2	Elektrische Verfahren	45
4.2.1	CV-Verfahren	46
4.2.1.1	Ermittlung der vertikalen Teilkapazität von Grabenkondensatoren	46
4.2.1.2	Ermittlung der Grabentiefe von Trench-MOS-Kapazitäten	47
4.2.2	IV-Verfahren	49
4.2.3	Widerstandsmessungen	51
4.2.3.1	Transferlängenmethode - TLM	51
4.2.3.2	Vier-Punkt-Messungen auf unstrukturiertem Poly-Silizium	54
4.2.3.3	Ermittlung der Grabentiefe mittels Widerstandsmessung	55
5	Entwicklung einer Trench-MOS-Technologie	57
5.1	SiC-Grundmaterial und Epitaxie	57
5.2	Grundmaterialreinigung	58
5.3	Dotierung durch Ionen-Implantation und elektrische Aktivierung	60
5.4	SiC-Grabenätztechnik	63
5.4.1	Reaktives Ionenätzen - RIE	64
5.4.2	Elektron-Zyklotron-Resonanz Ätzverfahren – ECR-RIE	65
5.4.3	Prozessparameter zur SiC-Ätzung	66
5.4.4	Maskenbedingte Ätzschäden	67
5.4.5	Grabenstrukturierung mit Iso-Schlüssel-Maskierung	70
5.5	Opferoxidation	76
5.5.1	Ätzschäden	77
5.6	Seitenwandoxide	77
5.6.1	Das Remote PECVD-Verfahren	77
5.6.2	Deposition von RPECVD-Oxid	79
5.7	Die vertikale Gate-Elektrode	81
5.7.1	Deposition von Poly-Silizium	81
5.7.2	Dotierung von Poly-Silizium	83
5.7.2.1	Thermische Phosphor-Dotierung	83
5.7.2.2	Diffusionsverhalten in Poly-Silizium	84
5.8	Vorder- und Rückseitenkontakte	85
6	Realisierung von Trench-MOS-Strukturen	87
6.1	Trench-MOS-Kapazitäten	87
6.2	Trench-MOSFETs	91
6.2.1	Grundmaterial und Epitaxieschichten	91
6.2.2	p^+ (Al) und n^+ (Ni) -Implantationen	92
6.2.3	Trench-Ätzung	94
6.2.4	Gate-Oxid und Gate-Elektrode	95
6.2.5	Herstellung der Metallkontakte	97
7	Ergebnisse und Diskussion	101
7.1	Trench-MOS-Kapazitäten	101
7.1.1	CV-Verhalten	101

7.1.2	IV-Verhalten	103
7.2	Process Control Monitoring – PCM	111
7.2.1	pn-Dioden	111
7.2.2	Messungen des Poly-Silizium-Schichtwiderstands	114
7.2.2.1	TLM-Messungen	114
7.2.2.2	Vier-Punkt-Messungen	115
7.3	Transistorkennlinien des Streifen-Trench-MOSFETs auf 6H-SiC	116
8	Zusammenfassung	125
9	Ausblick	127
	Literatur	131
	Anhang	143
A	Abkürzungen und Symbole	143
A.1	Abkürzungen	143
A.2	Verwendete Chemikalien und Festkörper	145
A.3	Symbole	146
A.4	Naturkonstanten	149
A.5	Materialparameter	149
A.5.1	4H-(α)-SiC	149
A.5.2	6H-(α)-SiC	150
B	Technologie	151
B.1	SiC-Grundreinigung	151
B.2	Trench-MOS-Kapazitäten	151
B.2.1	Layout der Trench-MOS-Kapazitäten	154
B.3	Trench-MOS-FETs	154
B.3.1	Layout der Streifen-Trench-MOSFETs	154
B.3.2	Layout der Quadrat-Trench-MOSFETs	154
B.3.3	Verwendetes Grundmaterial und Epitaxie-Schichten	154
	Namens- und Sachverzeichnis	157